

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-208763
 (43)Date of publication of application : 26.07.2002

(51)Int.CI. H05K 1/11
 H05K 3/00
 H05K 3/40
 H05K 3/46

(21)Application number : 2001-344073 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 09.11.2001 (72)Inventor : SUZUKI TAKESHI
 NISHII TOSHIHIRO
 TOMEKAWA SATORU
 ECHIGO FUMIO

(30)Priority

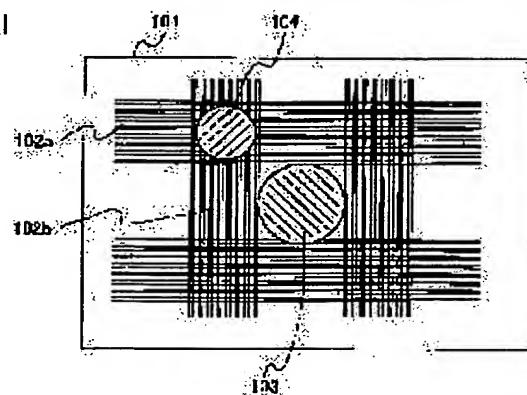
Priority number : 2000341646 Priority date : 09.11.2000 Priority country : JP

(54) CIRCUIT BOARD AND METHOD FOR MANUFACTURING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a circuit board whose wiring is in high density and which realizes an inner-via connection resistance with small irregularities when a base material containing a reinforcement material sheet having a density distribution in the plan direction such as a glass cloth or the like constituted of weft threads (102b) and warp threads (102a) is used as an insulator layer.

SOLUTION: The circuit board is provided with an electric insulation layer composed of the reinforcement material sheet (101) having the density distribution in the plan direction, and a wiring layer in which a plurality of inner via holes formed in the thickness direction of the electric insulation layer are filled with a conductor and which connected to the conductor. The cross-sectional area of each inner via hole (104) formed in the large density part of the sheet (101) is formed smaller than the cross-sectional area of each inner via hole (103) formed in the small density part of the sheet.



LEGAL STATUS

[Date of request for examination] 09.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

3587457

[Date of registration]

20.08.2004

[Number of appeal against examiner's decision
of rejection].

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-208763

(P2002-208763A)

(43)公開日 平成14年7月26日 (2002.7.26)

(51)Int.Cl.
H 05 K 1/11
3/00
3/40
3/46

識別記号

F I
H 05 K 1/11
3/00
3/40
3/46

テマコト[®] (参考)
N 5 E 3 1 7
K 5 E 3 4 6
N
K
N

審査請求 有 請求項の数19 O L (全 13 頁) 最終頁に続く

(21)出願番号 特願2001-344073(P2001-344073)
(22)出願日 平成13年11月9日 (2001.11.9)
(31)優先権主張番号 特願2000-341646(P2000-341646)
(32)優先日 平成12年11月9日 (2000.11.9)
(33)優先権主張国 日本 (JP)

(71)出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72)発明者 鈴木 武
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 西井 利浩
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74)代理人 110000040
特許業務法人池内・佐藤アンドパートナーズ

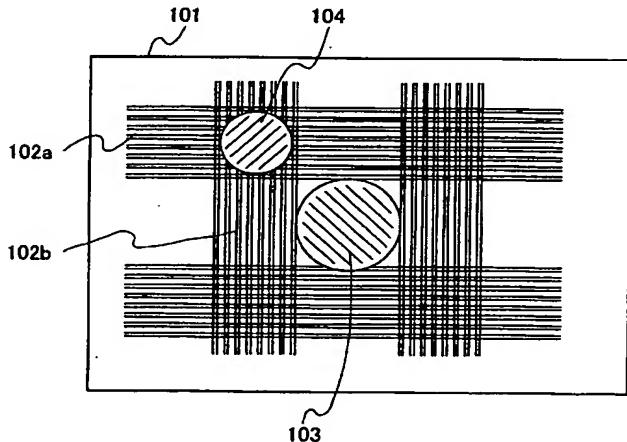
最終頁に続く

(54)【発明の名称】 回路基板とその製造方法

(57)【要約】

【課題】たて糸(102b)とよこ糸(102a)で構成されるガラスクロス等の平面方向に密度分布のある補強材シートを含有する基材を絶縁体層に用いた場合、高密度配線でしかも、ばらつきの少ないインナービア接続抵抗を実現する回路基板を提供する。

【解決手段】平面方向に密度分布のある補強材シート(101)からなる電気絶縁体層と、前記電気絶縁体層の厚さ方向に空けられた複数のインナービアホールに導電体が充填され、かつ前記導電体に接続されている配線層を具備する回路基板であって、前記補強材シート(101)の密度の大きな部分に設けられた前記インナービアホール(104)の断面積を、前記補強材シートの密度の小さな部分に設けられた前記インナービアホール(103)の断面積よりも小さく形成する。



小さな断面積に比較して、1.15倍以上10倍以下の面積である請求項1に記載の回路基板。

【請求項13】 平面方向に密度分布のある補強材シートを有する絶縁体層に導電体ペーストを充填するための複数のインナービアホールを形成するに際し、

前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成し、

10 次に前記インナービアホールに導電体ペーストを充填し、

前記導電体ペーストに接続するように配線層及び配線層を形成するための金属箔から選ばれる少なくとも一つを積層し、加熱加圧することを含む特徴とする回路基板の製造方法。

【請求項14】 前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成する方法が、前記補強材シートの

20 厚さ方向に回転ドリルを挿入して貫通孔を形成した後、ドリルを回転させたまま一旦静止し、その後に前記ドリルを引き抜く方法である請求項13に記載の回路基板の製造方法。

【請求項15】 前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成する方法が、熱加工型のレーザー加工法である請求項13に記載の回路基板の製造方法。

30 【請求項16】 配線層が複数層であり、そのうちの少なくとも1層の配線層を前記絶縁体層に埋設する請求項13に記載の回路基板の製造方法。

【請求項17】 請求項13で得られた回路基板の片面に、さらに被圧縮性の電気絶縁材料により構成された回路基板を積層した請求項13に記載の回路基板の製造方法。

【請求項18】 請求項13で得られた回路基板が両外側に配置され、その間にさらに被圧縮性の電気絶縁材料により構成された回路基板をコア基板として積層した請求項13に記載の回路基板の製造方法。

40 【請求項19】 請求項13で得られた回路基板をコア基板とし、前記コア基板の少なくとも片面に、さらにコア基板の絶縁体層よりも薄い絶縁体層からなる回路基板を少なくとも1層積層した請求項13に記載の回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】 本発明は、回路基板とその製造方法に関する。とくに平面方向に密度差のある補強シートを用いた回路基板とその製造方法に関する。

50 【0002】

【特許請求の範囲】

【請求項1】 平面方向に密度分布のある補強材シートからなる電気絶縁体層と、前記電気絶縁体層の厚さ方向に空けられた複数のインナービアホールに導電体が充填され、かつ前記導電体に接続されている配線層を具備する回路基板であって、
前記補強材シートの密度の大きな部分に設けられた前記インナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けられた前記インナービアホールの断面積よりも小さく形成することを特徴とする回路基板。

【請求項2】 平面方向に密度分布のある補強材シートが、合成繊維及び無機繊維から選ばれる少なくとも一つの繊維で構成される織布及び不織布から選ばれる少なくとも一つである請求項1に記載の回路基板。

【請求項3】 平面方向に密度分布のある補強材シートが、合成樹脂からなるフィルムである請求項1に記載の回路基板。

【請求項4】 平面方向に密度分布のある補強材シートが、ガラス繊維からなる織布である請求項2に記載の回路基板。

【請求項5】 ガラス繊維からなる織布のたて糸とよこ糸の重なった部分に設けられたインナービアの断面積が、それ以外の部分に設けられたインナービアの断面積に比べて小さい請求項4に記載の回路基板。

【請求項6】 断面積が大きいインナービアホールの側壁面の突出繊維の突出量に比較して、断面積が小さいインナービアホールの側壁面の突出繊維の突出量が多い請求項1に記載の回路基板。

【請求項7】 配線層が複数層存在し、そのうちの少なくとも1層の前記配線層が前記絶縁体層に埋設している請求項1に記載の回路基板。

【請求項8】 インナービアホールの断面積が連続的に変化し、補強材シートの密度が大きいところではインナービアの断面積が小さく、補強材シートの密度が小さいところではインナービアの断面積が大きい請求項1に記載の回路基板。

【請求項9】 請求項1に記載の回路基板の片面に、さらに被圧縮性の電気絶縁材料により構成された回路基板が積層されている請求項1に記載の回路基板。

【請求項10】 請求項1に記載の回路基板が両外側に配置され、その間にさらに被圧縮性の電気絶縁材料により構成された回路基板がコア基板として積層されている請求項1に記載の回路基板。

【請求項11】 請求項1に記載の回路基板をコア基板とし、前記コア基板の少なくとも片面に、さらにコア基板の絶縁体層よりも薄い絶縁体層からなる回路基板を少なくとも1層積層している請求項1に記載の回路基板。

【請求項12】 インナービアホールの大きな断面積が

【従来の技術】近年、電子機器の小型軽量化、高機能高性能化に伴い、産業用にとどまらず広く民生用機器の分野においても大規模集積回路（LSI）等の半導体チップを高密度に実装できる多層回路基板を安価に供給することが強く要望されている。

【0003】このような市場の要望に対しては、従来のセラミック多層基板に変わり、より安価に供給することができる樹脂多層回路基板を、高密度実装に好適な基板（高密度配線基板）にする技術開発が行われている。

【0004】このような回路基板としては、特開平6-268345号公報に開示されている全層インナービアホール構造の樹脂多層基板がある。これは、任意の配線層の、任意の位置を導電ペーストにより接続できるインナービア接続法を用いた全層インナービアホール構造を採用し多樹脂多層基板であり、高密度実装に好適な回路基板を安価に提供できるものである。

【0005】この回路基板の製造方法では、まず被圧縮性の絶縁体層（アラミドエポキシプリブルグ）にインナービアホールを形成し、貫通孔に導電ペーストを充填する。その後、銅箔を両側に重ね熱プレスで加熱加圧して、絶縁体層と導電ペースト樹脂を硬化させ、銅箔と絶縁体層の接着と図る、と同時に、両側の銅箔を導電ペーストを通して電気的に接続を図る。最後に、両側の銅箔を配線パターンに加工し両面回路基板が完成する。

【0006】この基板は高密度配線と低くばらつきの少ない接続抵抗を実現し、市場から高い評価を得ている。

【0007】高密度配線の必要性は前記したとおりであるが、ばらつきの少ない接続抵抗の有用性は次の通りである。すなわち、接続抵抗を含む回路抵抗は、回路設計をする上で重要なパラメーターであり、製品ごとに回路抵抗が異なると、回路設計ができない、あるいは、製品の回路抵抗が設計値からずれてしまい動作しない等の不具合が起こってしまう。このため、接続抵抗には、ばらつきが少ないことが要求される。

【0008】特にインナービアによる接続では、従来のスルーホールによる接続にくらべて、一つの回路に関与するインナービアの数が多くなるために、ばらつきに対する要求は厳しくなる。

【0009】しかしながら、前記した全層インナービアホール構造の回路基板技術では、次のような課題があった。すなわち、絶縁体層にアラミド不織布の補強材とエポキシ樹脂の複合材料（アラミドエポキシ基材）を用いているが、アラミド繊維は吸湿しやすい材料であるため、真空包装するなど、吸湿しないように管理しなければならず、このような管理はコストアップにつながるという課題である。

【0010】一方、一般的の回路基板に用いられているガラスエポキシ基材は、ガラス繊維の織布にエポキシ樹脂を含浸した基材で、ガラス繊維は吸湿しないので、吸湿管理の点で有利である。さらに、機械強度が高いという

利点もあるため、ガラスエポキシ基材を絶縁体層にしてインナービア接続の全層インナービアホール構造の回路基板を実現することが望まれていた。

【0011】しかし、前記した全層インナービアホール技術を単純にガラスエポキシ基材に当てはめようするとインナービアの接続抵抗のばらつきが大きくなってしまうと言う課題がある。これは、本発明者等の検討の結果、補強材のガラス織布が面内方向に密度のばらつき（たて糸とよこ糸が織り重なった部分とそうでない部分）を持っていることに起因することが判った。詳細には、熱プレス工程で加熱加圧するときに、補強材の密度が小さいところ（たて糸とよこ糸が織り重なっていないところ）に設けられたインナービアでは、側壁面に補強材が少ないため、プレス中にインナービアが横方向に広がる、つまり、プレス圧力が横方向に散逸してしまう。このため、インナービアの縦方向に充分な圧縮力が加わらず、導電体同士の接続が充分に行われないため、電気的接続抵抗が大きくなってしまうからであることが判った。

10 【0012】以上のように電気的接続抵抗のバラツキは、エポキシ樹脂を含浸させたガラスクロスのみならず、不織布、シート、フィルムにおいても、面方向の厚みムラや密度のムラにより発現するという問題がある。

【0013】

【発明が解決しようとする課題】本発明は、上記した課題を解決するためになされたものであり、たとえば、ガラスエポキシ基材をはじめとする平面方向に密度分布のある補強材シートを含有する基材を絶縁体層に用いた場合にでも、高密度配線でしかもばらつきの少ないインナービア接続抵抗を実現する回路基板とその製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】前記目的を達成するため、本発明の回路基板は、平面方向に密度分布のある補強材シートからなる電気絶縁体層と、前記電気絶縁体層の厚さ方向に空けられた複数のインナービアホールに導電体が充填され、かつ前記導電体に接続されている配線層を具備する回路基板であって、前記補強材シートの密度の大きな部分に設けられた前記インナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けられた前記インナービアホールの断面積よりも小さく形成することを特徴とする。

40 【0015】次に本発明の回路基板の製造方法は、平面方向に密度分布のある補強材シートを有する絶縁体層に導電体ペーストを充填するための複数のインナービアホールを形成するに際し、前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成し、次に前記インナービアホールに導電体ペーストを充填し、前記導電体ペースト

に接続するように配線層または配線層を形成するための金属箔を積層し、加熱加圧することを含むことを特徴とする。

【0016】

- 【発明の実施の形態】インナービアの接続抵抗は、導電ペーストで圧接するタイプでは、(絶縁体層厚み/ビア径)の比が1よりも大きくなると急激に不安定になり、ばらつきが大きくなる。このため、回路基板の小径ビア(例えば直径50μm)を実現するためには、絶縁体層の厚みを50μm以下にすることが好ましい。しかし、コアの回路基板は、ガラスエポキシ基材、アラミドエポキシ基材などでは通常50μm以上の厚みがある。また、コア基板をあまり薄くすると機械強度が小さくなり、好ましくない。したがって、薄い絶縁体層は50μm以下で、かつ絶縁体層厚み/ビア径の比が1以下であることが好ましい。

【0017】本発明においては、平面方向に密度分布のある補強材シートが、合成繊維及び無機繊維から選ばれる少なくとも一つの繊維で構成される織布または不織であることが好ましい。もちろん、平面方向に密度分布のある補強材シートが、合成樹脂からなるフィルムであつてもよい。

【0018】また、平面方向に密度分布のある補強材シートが、ガラス繊維からなる織布であることが好ましい。

【0019】また、ガラス繊維からなる織布のたて糸とよこ糸の重なった部分に設けられたインナービアの断面積が、それ以外の部分に設けられたインナービアの断面積に比べて小さいことが好ましい。

【0020】また、断面積が大きいインナービアホールの側壁面の突出繊維の突出量に比較して、断面積が小さいインナービアホールの側壁面の突出繊維の突出量が多いことが好ましい。

【0021】また、配線層が複数層存在し、そのうちの少なくとも1層の前記配線層が前記絶縁体層に埋設していることが好ましい。

【0022】また、補強材シートの密度が大きいところではインナービアの断面積が小さく、補強材シートの密度が小さいところではインナービアの断面積が大きいことが好ましい。

【0023】また、本発明の回路基板の片面に、さらに被圧縮性の電気絶縁材料により構成された回路基板が積層されていてよい。

【0024】また、本発明の回路基板が両外側に配置され、その間にさらに被圧縮性の電気絶縁材料により構成された回路基板がコア基板として積層されていてよい。

【0025】また、本発明の回路基板をコア基板とし、前記コア基板の少なくとも片面に、さらにコア基板の絶縁体層よりも薄い絶縁体層からなる回路基板が少なくと

も1層積層されていてよい。

【0026】また、インナービアホールの大きな断面積が小さな断面積に比較して、1.15倍以上10倍以下が好ましく、さらに好ましくは1.4倍以上5倍以下、特に好ましくは1.4倍以上2倍以下の面積である。1.15倍未満では補強シートの密度差による電気抵抗のバラツキを小さくすることが困難であり、10倍を越えるとビア抵抗が低くなりすぎてビア抵抗のバラツキを小さくすることが困難になる。

10 【0027】次に本発明方法においては、前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成する方法が、前記補強材シートの厚さ方向に回転ドリルを挿入して貫通孔を形成した後、ドリルを回転させたまま一旦静止し、その後に前記ドリルを引き抜く方法であることが好ましい。

【0028】また、前記補強材シートの密度の大きな部分に設けるインナービアホールの断面積を、前記補強材シートの密度の小さな部分に設けるインナービアホールの断面積より小さく形成する方法が、熱加工型のレーザー加工法であることが好ましい。

【0029】また、配線層が複数層であり、そのうちの少なくとも1層の配線層を前記絶縁体層に埋設することが好ましい。

【0030】前記において、ガラスエポキシ基材の場合は、ガラスクロスのたて糸とよこ糸の織り重なった部分とガラスクロスの目が開いた部分で、好ましくはビアの断面積の比が1.15倍以上、更に好ましくは、1.4倍以上である。この範囲であれば、ビア抵抗のばらつきは少なくなる。

【0031】本発明の回路基板によれば、ばらつきの少ない接続抵抗を具備した回路基板を実現できる。

【0032】本発明の別の回路基板によれば、ばらつきの少ない接続抵抗と高い接続信頼性を具備した回路基板を実現できる。

【0033】また、本発明の別の回路基板においては、少なくとも1層の前記配線層が前記絶縁体層に埋設していることが好ましい。この例によれば、さらにばらつきの少ない接続抵抗を具備した回路基板を実現できる。

【0034】次に本発明の多層回路基板によれば、全層にわたり、さらにばらつきの少ない接続抵抗を具備した多層回路基板を実現できる。

【0035】次に本発明の多層回路基板によれば、ばらつきの少ない接続抵抗を具備した回路基板をコア基板として、表層に微細配線層を具備した多層回路基板を実現できる。

【0036】次に本発明の回路基板の製造方法によれば、ばらつきの少ない接続抵抗を具備した回路基板の製造を容易に実現できる。

【0037】本発明の第1回路基板の製造方法においては、少なくとも1層の配線層を前記絶縁体層に埋設する工程を含むことが好ましい。この例によれば、さらにはらつきの少ない接続抵抗を具備した回路基板の製造を容易に実現できる。

【0038】次に本発明の多層回路基板の製造方法によれば、全層にわたり、ばらつきの少ない接続抵抗を具備した多層回路基板の製造を容易に実現できる。

【0039】次に本発明の多層回路基板の製造方法によれば、ばらつきの少ない接続抵抗を具備した回路基板をコア基板として、表層に微細配線層を具備した多層回路基板の製造を容易に実現できる。

【0040】まず本発明に用いる材料について説明する。

【0041】(インナーピア形成用導電体)インナーピアを形成する導電体は、導電性粉体を含有した樹脂組成物(導電ペースト)を用いることができる。導電ペーストは圧縮することで導電性が向上するので好ましい。

【0042】導電性フィラーは、金、銀、銅、ニッケル、パラジウム、鉛、錫、インジウム、ビスマスから選ばれた少なくとも1種の金属、これらの合金、または混合物からなるフィラーを用いることができる。また、前記した金属・合金、あるいは、アルミナ、シリカなどの酸化物、あるいは有機合成樹脂などからなるボールに前記した金属・合金をコートしたコートフィラーを用いることもできる。

【0043】形状は特に限定される物ではないが、粉体、繊維状フィラー、粉体の造粒体、球状ボールあるいはこれらの混合物などを用いることができる。

【0044】樹脂組成物のバインダーに用いる樹脂としては、液状のエポキシ樹脂、ポリイミド樹脂、シアネットエステル樹脂、フェノールレゾール樹脂などを用いることができる。エポキシ樹脂としてはビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、ビスフェノールAD型エポキシ樹脂等のグリシジルエーテル型のエポキシ樹脂、脂環式エポキシ樹脂、グリシジルアミン型エポキシ樹脂、グリシジルエステル型エポキシ樹脂等のエポキシ基を2つ以上含有したエポキシ樹脂などを使用することができる。また、エポキシ基が1つのエポキシ化合物も反応性希釈剤として含有させることができる。

【0045】必要に応じて、ブチルセルソルブ、エチルセルソルブ、ブチルカルビトール、エチルカルビトール、ブチルカルビトールアセテート、エチルカルビトールアセテート、 α -ターピネオール等の溶剤や分散剤などの添加剤を含有させることもできる。

【0046】また、本発明の導電体としては、前記した導電ペーストに限定される物ではなく、金、銀、銅、ニッケル、パラジウム、鉛、錫、インジウム、ビスマス等の金属よりなるピアポストなど、圧接により導通を得る

タイプのインナーピア接続材を使用することができる。

【0047】(平面方向に密度分布のある電気絶縁体層)平面方向に密度分布のある電気絶縁体層の材料としては、ガラスエポキシ基材があげられる。ガラスエポキシ基材は、ガラス織布にエポキシ樹脂を含浸した複合材で、回路基板用材料としてBステージ(半硬化状態)のもの、Cステージ(硬化状態)のものが市販されている。機械強度に優れ、安価入手できるので好ましい。この中でもCステージ(硬化状態)の基材よりもBステージ(半硬化状態)の基材を用いるのが好ましい。樹脂が硬化した状態よりも半硬化状態のほうが、レーザーにより穴あけ加工しやすく、補強材のガラスクロスとの加工性の差が大きく、また半硬化状態のほうが導電ペーストを圧縮するための実効的な圧力が小さくてすむからである。しかし、電気絶縁体層はこの基材の例に限定されるものではなく、平面方向に密度分布(密度差)のある補強材シートを含有する絶縁体層を用いることができる。例としては、PBO(ポリパラフェニレンベンゾビスオキサゾール)繊維、PBI(ポリベンゾイミダゾール)繊維、アラミド繊維、PTFE(ポリテトラフルオロエチレン)繊維、PBZT(ポリパラフェニレンベンゾビスチアゾール)繊維または全芳香族ポリエステル繊維などの有機繊維やガラス繊維などの無機繊維からなる織布または不織布に対して、エポキシ樹脂、ポリイミド樹脂、フェノール樹脂、フッ素樹脂、不飽和ポリエステル樹脂、PPE(ポリフェニレンエーテル)樹脂、ビスマレイミドトリアジン樹脂またはシアネットエステル樹脂などの熱硬化性樹脂または熱可塑性樹脂を含浸させた複合材シートまたは複合材フィルムなどを用いることが可能である。

30

【0048】電気絶縁体層の厚みに特に限定はないが、通常、市販されている0.02mm~0.5mm程度のものを用いることができる。絶縁体層の単位面積当たりの重量は、50g/m²以上800g/m²以下の範囲が好ましい。

【0049】(カバーフィルム)カバーフィルムは、製造工程中で、ゴミによる汚染防止と、導電体を充填するときのマスクとしての機能を果たし、最終的には取り除かれる。このため、プリプレグの少なくとも導電体を充填する側にカバーフィルムを配置する事が好ましい。また、プリプレグと接触する面には離型処理を施すことが好ましい。カバーフィルムの材料に限定は無いが、例を挙げると、PET(ポリエチレンテレフタレート)フィルムやPEN(ポリエチレンナフタレート)フィルムにシリコーン系離型剤を塗布したものを用いることができる。また、導電ペーストを印刷法で充填するときは、カバーフィルムの厚み分だけ余分にインナーピア上に導電ペーストが充填される。最後にフィルムを剥離するとインナーピアから導電ペーストが突出した構造になり、熱

40

プレス工程では、この突出した分が圧縮される厚さとな

る。このため厚みが厚いほどインナーピアはよく圧縮され低い接続抵抗を実現できるが、逆に厚すぎると剥離するときに導電ペーストがカバーフィルムにとられてしまう。一例を挙げると $200\mu\text{m}$ 以下の孔径の場合は厚みは $35\mu\text{m}$ 以下、 $100\mu\text{m}$ 以下の孔径の場合は厚みは $20\mu\text{m}$ 以下であることが好ましい。

【0050】(金属箔) 金属箔の具体例としては、電解銅箔や圧延銅箔を用いることができる。電解銅箔の例では、厚み $3\mu\text{m}$ ~ $70\mu\text{m}$ 程度のものが市販されており、これらを用いることができる。厚みの薄いもの、特に $9\mu\text{m}$ 以下のものは取り扱いのため支持キャリアをつけた銅箔を用いることができる。また、金属箔の表面粗さは、一例として平均粗さ R_z が $0.5\sim10\mu\text{m}$ の範囲である。

【0051】次に、本発明の実施の形態について図面を用いて説明する。

【0052】(実施の形態1) 図1は第1の実施の形態の回路基板の模式平面図である。本実施の形態では、平面方向に密度分布のある補強材シート101を含有する絶縁体層に、ガラスエポキシ基板を用いる場合について説明する。図1では、説明のため基材内部のガラス織布の横糸102a、たて糸102bを図示している。ガラス織維の織り重なった部分(補強材シートの密度の大きな部分)以外に設けるインナーピア103は、織り重なっている部分(補強材シートの密度の大きな部分)に設けるインナーピア104より断面積が大きくなっている。前記において、ガラスクロスの織り重なった部分とガラスクロスの目が開いた部分で、好ましくはビアの断面積の比が1.15倍以上、更に好ましくは、1.4倍以上である。この範囲であれば、ビア抵抗のばらつきは少なくなる。

【0053】本実施の形態の、回路基板は次のように作製することができる。

【0054】まず、接続中間体を作製する。Bステージ(半硬化状態)のガラスエポキシ基材(ガラスエポキシプリプレグ:201)の両側面に前記カバーフィルム202を熱圧着し、所望の位置に機械ドリルでインナーピアホール(本実施の形態では貫通孔:203, 203')を形成する(図2A)。

【0055】つぎに、インナーピアホールに導電ペースト204を印刷法などで充填し、充填後にカバーフィルム202を剥離除去して接続中間体205が完成する(図2B)。

【0056】図2Aにおける孔加工条件の一例としては、ドリル径: $150\mu\text{m}$ 、加工速度: 約 $133\text{穴}/\text{分}$ 、ドリル下降速度: $2\text{m}/\text{分}$ で貫通孔203, 203'を形成できる。このとき孔貫通後にドリルを例えば約 0.2秒 の間、下降した状態で回転したまま静止させ、その後にドリルを引き抜く。

【0057】この場合、繊維が密なところは繊維が突っ張りとなって穴径203はそのままであるが繊維が粗の部

分(樹脂リッチのところ)203'は、加工による発熱、ドリルのわずかな芯ぶれ等により穴径が拡大する。つまり、穴径は加工部の繊維量によって連続的に変化し、結果として、穴をあける部分の繊維の密度に反比例した穴径が得られる。ここで、「反比例」とは、数学的な意味の反比例ではなく、「補強材密度の大きな部分では孔径が小さく、補強材密度の小さな部分では孔径が大きくなる」ことを言う。この語句は、以下の明細書中でも同一の意味で用いる。

【0058】通常の回路基板の作製では、ドリルが材料を貫通した後、即座にドリルを上昇させるのが普通である。これは、穴品質(同じ孔径にそろえるという意味で)、ドリル折れ防止およびタクトアップのためである。この場合は繊維の粗密に関係なくほぼ一定の穴が加工されることになる。

【0059】例えば、約 $70\mu\text{m}$ の厚みのプリプレグを用い本実施の形態の孔加工を行ったところ、ガラスクロスのたて糸とよこ糸が織り重なった部分(ガラス織維の密度の最も高い部分)では、孔径は直径 $150\mu\text{m}$ 、クロスの目の開いた部分(ガラス織維の密度の最も低い部分)では、孔径は $180\mu\text{m}$ 、それ以外の場所は孔径は $150\mu\text{m}$ から $180\mu\text{m}$ の間でガラス織維の密度に反比例して小さくなっている。ガラスクロスを構成する繊維糸の立て糸とよこ糸の織り重なった場所に設けた孔は、織り重なりに収まる孔径以下の大きさになった。

【0060】次に、前記した接続中間体205の両面に配線パターンを形成するための厚さ $18\mu\text{m}$ の金属箔206を重ね合わせ、熱プレスで加熱加圧した(図2C)。熱プレスの条件は、一般的な回路基板の熱プレス条件を用いることができ、例としては、 $180^\circ\text{C}\sim250^\circ\text{C}$ 、 $30\sim200\text{kgf/cm}^2$ 、 $0.5\sim2\text{時間}$ である。この工程では、プリプレグの樹脂と導電ペーストの樹脂を硬化させ、金属箔と接着させると同時に両側の金属箔同士を導電ペーストを通して電気的に接続させた。

【0061】最後に、金属箔を配線パターン207に加工して両面回路基板208が完成した(図2D)。配線パターンの加工法は、フォトリソ法など一般の回路基板の配線加工法を用いることができる。

【0062】インナーピアの接続抵抗は、インナーピアの断面積が大きいほど低くなる。また、導電フライヤー同士(導電フライヤーと銅箔)に加わる実効的な圧力が大きいほど接点は多くなりまた各々の接点も大きくなり、接続抵抗は低くなる。実効的な圧力を大きくすると同時に、インナーピアホールの側表面が横に広がらない構成にすることが必要である。ここで、側表面が横に広がらない構成とは、本実施例の形態でいえば、ガラスクロスの織り重なった場所に設けた孔は、織り重なりに収まる孔径以下の大きさにすることである。

【0063】本実施の形態では、補強材の密度の最も大

きな部分（ガラスクロスの繊維の織り重なった部分）は側壁面が広がりにくい構成のため直径150μmのインナービアホール（貫通孔）を、補強材の密度の最も小さな部分（ガラスクロスの目の開いた部分）では実効圧が最もかかりにくいので孔径は180μm、それ以外の部分では孔径は150~180μmの間でガラス繊維の密度に反比例して小さく形成したものである。前記した孔加工条件で作製した本実施の形態のインナービアでは約2~3mΩと非常にばらつきの少ない接続抵抗を実現できる。インナービアホールの孔径は前記した孔径に限定されない。

【0064】本実施の形態の両面回路基板208をコア基板としてその両側に、前記した接続中間体205と金属箔206を重ね（図3A）、両面基板と同様に熱プレスでコア基板とプリプレグを積層して、最後に金属箔を配線パターン209に加工することで4層基板を作製することができる（図3B）。

【0065】さらなる多層基板は、コア基板に多層基板を用いて前記した積層工程を繰り返すことで作製することができる。

【0066】なお、本実施の形態の多層基板では、コア基板の両側に積層するプリプレグには、コア基板の配線層207が埋設することになる。すなわち、インナービア部分にも配線層が埋設されるため、プレス工程中のインナービアの圧縮率が高くなり、接続抵抗をさらに低く、ばらつきを小さくすることができる。

【0067】また、両面回路基板においても配線転写法を用いれば配線層を埋設することができ、同様に、さらに低く、ばらつきの小さい接続抵抗が実現できる。詳細には、図4Aに示すように支持基板（キャリア）に金属箔を形成したいわゆるキャリア付き金属箔を用いることができる。キャリア付き金属箔211の例としては、アルミキャリアに離型層を介して銅箔が積層されたものなどが市販されている。本発明の実施の形態に用いる場合には、銅箔を塩化鉄水溶液、過硫酸アンモニウム水溶液などでエッティングによりあらかじめバーニングして、配線層210を接続中間体205に埋設するように積層した後、アルミキャリアを塩酸などでエッティングして除去することができる（図4B）。

【0068】本実施の形態の機械ドリルを用いた貫通孔の形成方法としては上記以外にも、当然、異なる径のドリルを用いることも可能である。つまり、ガラス繊維の織り重なった部分（補強材シートの密度の大きな部分）*

*以外に設けるインナービアホールは、織り重なっている部分（補強材シートの密度の大きな部分）に設けられたものより径の小さなドリルを用いるのである。補強材の密度分布が不規則な場合は各ワーク毎に密度分布に応じてドリル径を選択する必要があるが、ガラス繊維のような密度分布が規則的な補強材を用いる場合は、このような余分の工程が要らず（または少なく簡便になり）好ましい。

【0069】貫通孔の形成方法としてはこの他にも通常の回路基板の孔加工法、すなわち、炭酸ガス、YAG、エキシマなどのレーザー孔加工法や、パンチングなども用いても同様に本実施の形態のインナービアホール（貫通孔）を形成することができる。

【0070】次に図11に示すように、炭酸ガスレーザー孔加工法により貫通孔を形成した場合は、ガラス繊維の密度の大きい部分に形成したインナービア（孔径の小さいインナービア）702には、多くのガラス繊維704がインナービアの内部に突出した構成となる。これに対して、ガラス繊維の密度の小さい部分に形成したインナービア（孔径の大きいインナービア）701には、相対的に少ないガラス繊維703がインナービアの内部に突出した構成となる。このような構成とすることで、インナービアと周りの絶縁体層のガラスエポキシ基材がアンカー効果によりよく接着し、機械的（及び熱的）な応力に対して強度が増し、小さな孔径のインナービアの接続信頼性を向上させることができる。小さな孔径のインナービアは、導電体の接触点数が少ないため、大きなインナービアよりも接続信頼性が低くなりがちである。しかし、上記した方法で小さなインナービアの接続信頼性を向上させることで基板全体としての接続信頼性向上させることができる。

【0071】炭酸ガスレーザーを用いた場合の例としては、波長9.4μmまたは10.6μmの炭酸ガスレーザーを使用できる。ショット回数は1~3回が適正である。このような例の場合、波長は長くショット回数が少ないほど本発明の効果は顕著だった。孔あけ加工は、同一のレーザーを照射したときに、ガラスクロス基材の密度分布の差に起因する被加工性の違いを利用する。この関係は次の表1のようになる。

【0072】

【表1】

密度	ガラスクロス	孔あけ加工性
大きい	たて糸とよこ糸が織り重なっている	開けにくい
小さい	織り目が開いている	開けやすい

【0073】次にレーザー光の波長に関して説明する。同一エネルギーのレーザーであれば、一般に、波長が短い方がレーザースポット径が小さくなり、この結果、レーザーのエネルギー密度が大きくなる。エネルギー密度の大きなレーザーでは、一般的には穴の開けにくい材料

であるガラスクロスを用いたシートに穴を開けることが容易になり、基材の密度分布によらず、バラツキの少ない孔径の孔を形成できる。逆に波長が短ければ、レーザーのスポット径が大きくなり、この結果、エネルギー密度は小さくなる。このため、穴の開けやすい材料である

マトリックス樹脂の部分の穴は開けやすいが、ガラスクロスの部分は穴が開けにくくなり、基材の密度分布の影響を受けやすくなる。すなわち、ガラスクロスのたて糸とよこ糸の織り重なった部分は小さな孔となり、織り目があいている部分は大きな孔となる。したがって、レーザー光の波長は長いほうが好ましい。

【0074】次にショット回数について説明する。レーザー照射はショット回数が多いほど投入するエネルギー総量は大きくなる。例えば2ショットでは1ショットの2倍のエネルギー総量になる。このため、同一箇所に複数回ショットすると、エネルギー総量が大きくなり、最初のショットで加工できなかったガラスクロスも、2回目、3回目のショットで順次穴あけ加工されて、基材の密度分布によらず孔径が均一になる。逆にショット回数が少なければ、基材の密度分布の影響を受けやすくなる。すなわち、ガラスクロスのたて糸とよこ糸の織り重なった部分は小さな孔となり、織り目があいている部分は大きな孔となる。したがって、ショット回数は1～3回が適正である。

【0075】本実施の形態では、インナービアホールは、貫通孔について説明したが、非貫通孔としてもよい。非貫通孔の場合の回路基板の作成方法は、図5A～図5Dに示すようにする。

【0076】まず、プリプレグ301の片面に配線パターン302を形成した前記配線転写材の配線がプリプレグの側に来るよう、もう片面に前記カバーフィルム304を仮圧着する。つぎに、所望の位置にブラインドビアホール（非貫通孔）305を炭酸ガスレーザー孔加工法などで形成して（図5A）、導電体（導電ペースト）306を充填する。カバーフィルムを除去して（図5B）、カバーフィルムを除去した側に金属箔307を重ねて、熱プレスで加熱加圧する（図5C）。金属箔を配線パターン308に加工して、配線転写材の支持基板303を除去すると両面回路基板が完成する（図5D）。金属箔のパターンに加工後の積層体（回路基板転写材）を配線転写材の替わりの用いて前記した工程を必要回数繰り返せば多層回路基板を作製することができる。この方法によれば、配線パターンの位置に合わせてビアホールを形成するために、寸法合致精度を向上させることができる。

【0077】（実施の形態2）図6は本発明の第2の実施の形態の多層回路基板の断面模式図である。本実施の形態の多層基板は、被圧縮性の絶縁基材からなるコア基板の少なくとも片面に実施の形態1で説明した回路基板が積層された構成である。図では、アラミドエポキシ基材の両面基板401をコア基板として用いて、第1の実施の形態で説明した構成のガラスエポキシ基材による回路基板402をコア基板の両側に積層した構成である。

【0078】本実施の形態の多層回路基板は次のように作製することができる。

【0079】まず、アラミドエポキシプリプレグを用い

て両面回路基板を作製する。両面回路基板の作成方法は、まず、アラミドエポキシプリプレグの両面にカバーフィルムを仮圧着して、貫通孔を形成する。貫通孔は、例えば炭酸ガスレーザーで、孔径200μmのものを形成することができる。アラミドエポキシプリプレグは、アラミド繊維の不織布にエポキシ樹脂を含浸した複合材で、内部に空隙が多数存在するために被圧縮性をもつため、実施の形態1で示した方法によらなくともインナービアはばらつきの少ない接続抵抗を実現できる。もちろん、実施の形態に示したように、補強材（この場合はアラミド不織布）の密度により孔径を変えればよりばらつきが少くなり好ましいことは言うまでもない。

【0080】つぎに、貫通孔に導電ペーストを充填してカバーフィルムを除去すれば、アラミドエポキシ基材による接続中間体の完成である。この後は実施の形態1と同様にアラミドエポキシ基板の両面回路基板を得ることができる。また、貫通孔はレーザーを用いてあけても良いし、ドリルを用いてあけても良い。

【0081】これをコア基板として両側から実施の形態201で説明した接続中間体と金属箔を重ね、実施の形態1と同様に熱プレスにより積層し、前記金属箔を配線パターンに加工する。これにより4層基板（ここで4層とは配線層をいう。）は完成する。なお、被圧縮性のコア基板は多層回路基板でもよい。コア基板の配線層が4層の例を図12に示す。

【0082】さらに高多層が必要なときには、本実施の形態の多層基板をコア基板として本実施の形態の工程を繰り返すことで作製することができる。

【0083】本実施の形態の多層基板では、ガラスエポキシ基材による絶縁体層のすべてに、配線層が埋設している構成であり、実施の形態1で説明したように、さらに、ばらつきの少ない接続抵抗を実現できる。また、コア基板には配線層は埋設しないが、アラミドエポキシプリプレグの被圧縮性がこれを補いインナービアは充分圧縮される構成となっている。つまり、本実施の形態の多層回路基板は全層にわたりさらに、ばらつきの少ない接続抵抗を実現できる。さらに、両側にガラスエポキシ基材を積層した場合は、アラミドエポキシ基材が外部にさらされることが無くなり、吸湿しにくい構成となる。その上、ガラスエポキシ基材は機械強度に優れるため、アラミドエポキシ基材のみで構成した多層基板に比べて機械強度に優れた基板を実現できる。

【0084】（実施の形態3）図7は本発明の第3の実施の形態の多層基板の断面模式図である。本実施の形態の多層基板は、第1または第2の実施の形態の回路基板501をコア基板として、コア基板の少なくとも片面に、コア基板の絶縁体層よりも薄い絶縁体層の回路基板502を積層した構成である。薄い絶縁体層には、より微細なインナービアを低抵抗で形成することができる。これは、同じ孔径でもインナービアの長さつまり絶縁体層の

厚みを薄くすれば接続抵抗が小さくなるからである。

【0085】実施の形態2の4層多層基板をコア基板として、コア基板の絶縁体層より薄い絶縁体層としてポリイミドフィルムを用いた場合について説明する。

【0086】本実施の形態の多層基板はつぎのように作製することができる。まず、ポリイミドフィルムによる絶縁体層の基板の作成方法を説明する。図8Aに示すように、ポリイミドフィルム601の両面に接着剤層602を形成したフィルム（薄い絶縁体層603）の片面に、図8Bに示すようにカバーフィルム604を、もう一方の片面にキャリア付配線パターン605を仮圧着する。接着剤層602はポリイミド系やエポキシ系の接着剤を用いることができる。フィルムの厚みは、一例としては、ポリイミドフィルム13μmに対して接着剤層を各々5μm形成する。カバーフィルムは、実施の形態1と同様にすることができる。また、配線パターンは、実施の形態1で説明した、転写法に用いるキャリア付銅箔に配線パターンを形成したものを用いることができる。

【0087】次に、図8Cに示すようにフィルムに非貫通孔を形成して導電体606を充填してカバーフィルムを除去する。これにより、両面回路転写材中間体614が完成する。非貫通孔の形成はレーザー孔加工法を用いることができる。一例としてはUV-YAGレーザー（3倍高調波：波長355nm）を用いることができる。UV-YAGレーザーによれば銅箔にダメージを与えることなく微細な非貫通孔（本実施の形態では30～50μm程度となる）を形成できるので好ましい。

【0088】導電体としては、実施の形態1と同様に導電ペーストを用いることができる。導電ペーストの充填は、スキージによる印刷法を用いることができる。非貫通孔の充填では、充填時あるいは、充填後に減圧することが好ましい。これは、開口部からペーストを充填したときにかみこんだ気泡を減圧することにより取り除くためである。また銅箔は、表面に凹凸を設けた粗化銅箔を用いて、接着層との間に隙間（銅箔表面の凸凹に対応した微細な隙間で、導電ペーストの導電フィラーよりも小さくする）を残して仮圧着するのが好ましい。これは、導電ペーストの充填時及びプレス時に、導電ペーストの樹脂がこの隙間から排出され、インナーピアの中の導電粉の割合が高まりさらに低抵抗が得られるからである。

【0089】次に図8Dに示すように、両面回路転写材中間体614のカバーフィルムを取り除いた側に金属箔607を重ね、熱プレスにより加熱加圧する。このとき配線パターンは接着剤層602に埋め込まれる。熱プレスの条件は、実施の形態1と同様にすることができる。

【0090】次に金属箔を通常のフォトリソ法で配線パターン608に加工して、キャリア付両面回路転写材609が完成する（図9A）。

【0091】キャリア付金属箔の替わりに前記キャリア付両面回路転写材609を用いて前記工程を繰り返せば多

層転写材中間体610（図9B）や多層回路転写材611（図9C）を作製できる。

【0092】コア基板の絶縁体層より薄い絶縁体層としてポリイミドフィルムを用いた場合について説明したが、BCB（ベンゾシクロブテン）、PTFE（ポリテトラフルオロエチレン）、アラミド、PBO（ポリバラフェイレンベンゾビスオキサゾール）または全芳香族ポリエステルなどフィルムに接着剤を形成して用いることもできる。熱可塑性フィルムの場合は、フィルム自体が加熱すると接着性を持つので接着剤無しで用いることができる。

【0093】次に、転写材をコア基板に積層する。

【0094】コア基板としては、実施の形態1または2で説明した回路基板612を用いることができる。コア基板612の少なくとも片側に転写材中間体610を図10Aのように重ね合わせ、熱プレスにより積層する。熱プレスの条件は実施の形態1と同様にすることができる。最後に、転写材中間体のキャリアをエッティングにより除去すれば、本実施の形態の多層基板が完成する。

【0095】また、転写材中間体を用いる替わりに、実施の形態1または2の接続中間体613を介して、本実施の形態の（多層）回路転写材611をコア基板612に積層して、本実施の形態の多層基板を作製することもできる（図10B）。

【0096】本実施の形態では、薄い絶縁体層を配線転写材でコア基板に転写する方法を示したが、この方法によれば薄い絶縁体層に形成したより微細な回路と、コア基板を別に作製することができるので、コア基板の上に順に積み上げていく方法に比べて、微細な回路部分のゴミによる汚染が少なくまた、全体の歩留まりを向上させることができる。

【0097】本実施の形態の多層回路基板では、実施の形態1及び2で説明したばらつきの少ない接続抵抗を具備した全層IVH構造の回路基板をコア基板としてその上に、より高密度な配線層を形成できる。薄いポリイミドフィルムの絶縁体層だけで基板を作った場合は、機械強度が要求される分野に使用することは難しいが、本実施の形態の多層基板は、機械強度と高密度微細配線（コア基板部分を含めて）が実現可能であり、特に比較的大きな半導体を直接実装するためのパッケージ用基板に好適である。

【0098】コア基板としては、一般の回路基板（ガラスエポキシスルーホール基板、ビルドアップ基板、エポキシ樹脂含浸させたアラミド繊維不織布を用いた多層基板など）を用いてもよい。また、図に示すように、前記転写材を接続中間体を介して配線形成用の金属箔に直接積層することもできる。

【0099】

【発明の効果】本発明によれば、ガラスエポキシ基材をはじめとする平面方向に密度分布のある補強材シートを

含有する基材を絶縁体層に用いた場合にでも、高密度配線でしかも、ばらつきの少ないインナービア接続抵抗を実現する回路基板とその製造方法を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における回路基板の模式的平面図

【図2】A～Dは、本発明の第1の実施の形態における回路基板の製造方法（貫通孔）の各工程の説明図

【図3】A～Bは、本発明の第1の実施の形態における回路基板の製造方法（貫通孔）の各工程の説明図

【図4】A～Bは、本発明の第1の実施の形態における回路基板の製造方法（貫通孔）の各工程の説明図

【図5】A～Dは、本発明の第1の実施の形態における回路基板の製造方法（非貫通孔）の説明図

【図6】本発明の第2の実施の形態における多層回路基板の断面模式図

【図7】本発明の第3の実施の形態における多層回路基板の断面模式図

【図8】A～Dは、本発明の第3の実施の形態における多層回路基板の製造方法の説明図

【図9】A～Cは、本発明の第3の実施の形態における多層回路基板の製造方法の説明図

【図10】A～Bは、本発明の第3の実施の形態における多層回路基板の製造方法の説明図

【図11】本発明のガラス繊維が突出したインナービアを具備した第1の実施の形態における回路基板の断面模式図

【図12】本発明の第2の実施の形態で得られた4層の回路基板の断面模式図

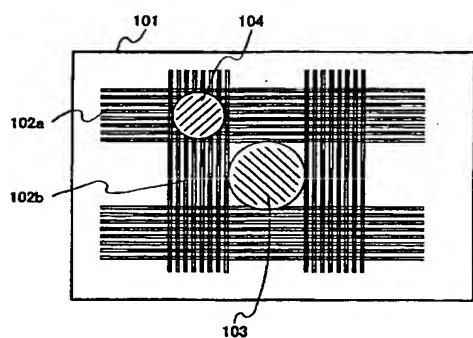
【符号の説明】

101 補強材シート

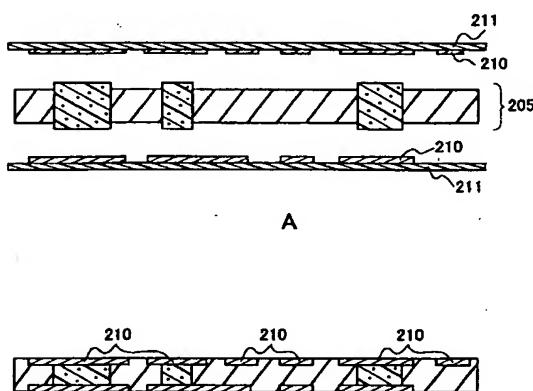
102a ガラス織布のよこ糸

102b ガラス織布のたて糸

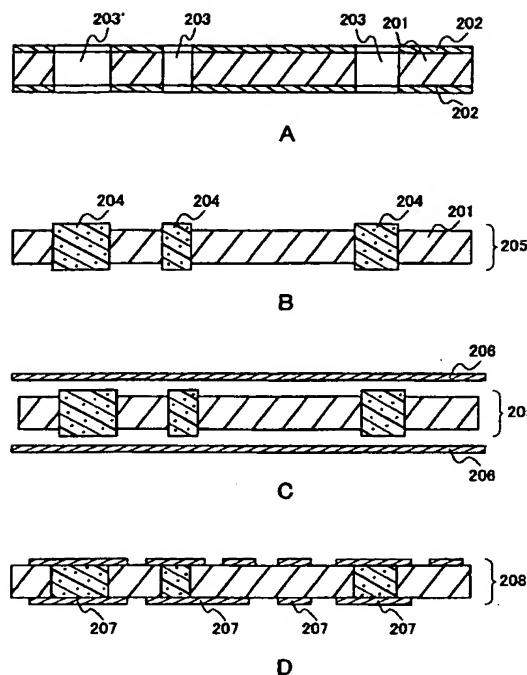
【図1】



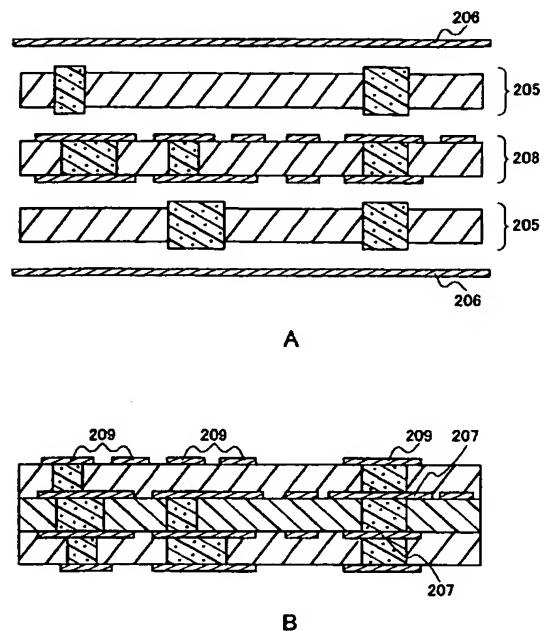
【図4】



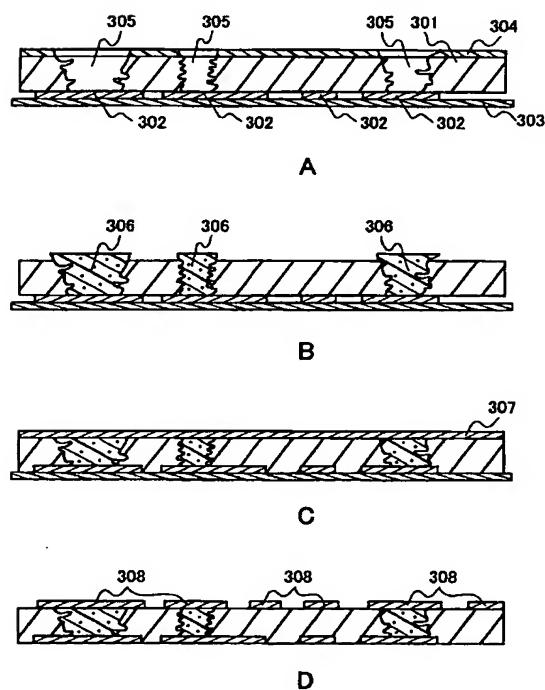
【図2】



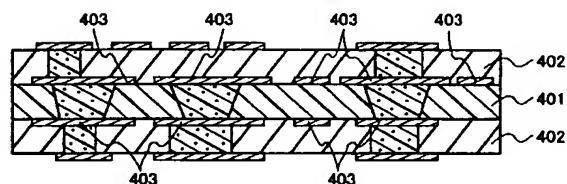
【図3】



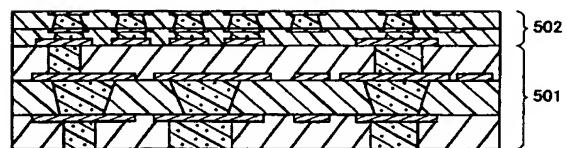
【図5】



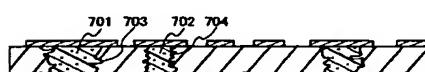
【図6】



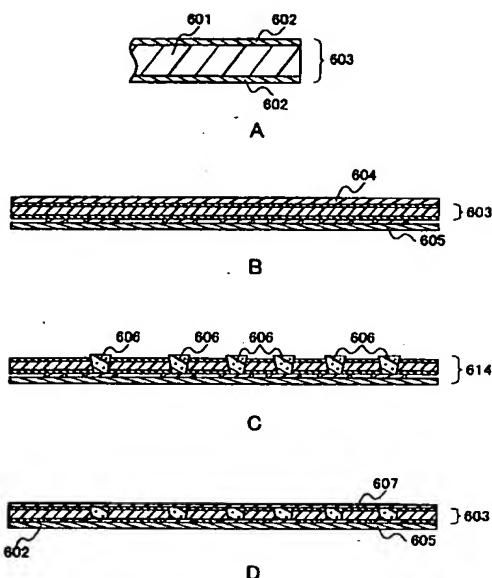
【図7】



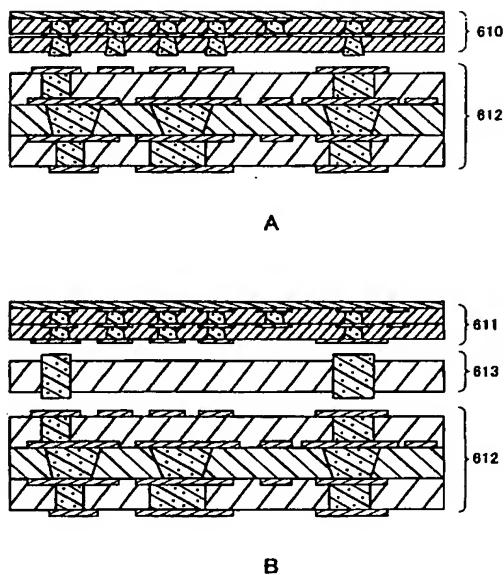
【図11】



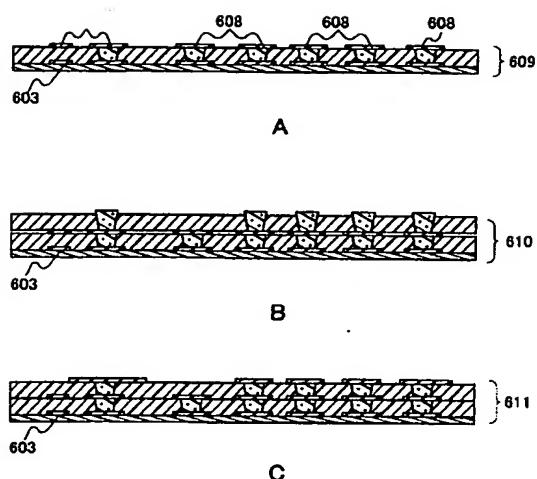
【図8】



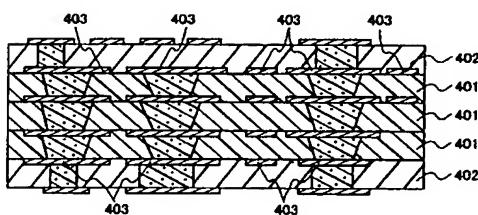
【図10】



【図9】



【図12】



フロントページの続き

(51) Int.Cl.7

H 05 K 3/46

識別記号

F I

H 05 K 3/46

テマコト(参考)

X

(72)発明者 留河 悟

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 越後 文雄

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 5E317 AA24 BB02 BB03 BB11 CC25
CD21 CD32 GG11
5E346 AA06 AA12 AA15 AA35 AA43
BB01 CC04 CC05 CC08 CC09
CC10 CC31 DD02 DD31 EE02
EE06 EE08 EE13 FF18 FF35
FF36 GG15 GG19 GG28 HH07